



Juan Antonio Maestro de la Cuerda

Generado desde: Editor CVN de FECYT

Fecha del documento: 06/11/2018

v 1.4.0

8addbba1acede2cfdd6f6bd32743ae01

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>



Resumen libre del currículum

Descripción breve de la trayectoria científica, los principales logros científico-técnicos obtenidos, los intereses y objetivos científico-técnicos a medio/largo plazo de la línea de investigación. Incluye también otros aspectos o peculiaridades importantes.

- Acreditación de Catedrático de Universidad, ANECA (Enero 2013).
- Acreditación de Profesor Titular de Universidad, ANECA (Marzo 2009).
- Premio Extraordinario de Licenciatura, Facultad de CC. Físicas, UCM (1994).
- Premio Extraordinario de Doctorado, Facultad de Informática, UCM (1999).
- Certificado experto en Innovación y Emprendimiento por la Universidad de Stanford (2015).
- Co-autor de más de 120 publicaciones en journals indexados en JCR.
- Investigador Principal de varios proyectos competitivos, incluidos tres Planes Nacionales de I+D.
- Visiting Professor en la Universidad de Stanford (2013).
- Director e Investigador Principal del grupo de Investigación de Diseño Electrónico y Tecnología Espacial, de la Universidad Antonio de Nebrija (2004-).
- Director del centro de investigación ARIES (2016-). (<http://www.nebrija.es/aries/>)
- Vicerrector de Investigación de la Universidad Antonio de Nebrija (Septiembre 2010 - Agosto 2014).
- Diploma en Alta Dirección de Universidades (2014).
- Director del Departamento de Ingeniería Informática de la Universidad Antonio de Nebrija (2009-2010 y 2016-)
- Experto de la Comisión Europea para Horizonte 2020 (2018-).
- Experto de ANEP (2009-).
- Certificación PMP (Project Management Professional) por el Project Management Institute (2004).
- Associate Editor de la revista IET Electronics Letters (ISSN 0013-5194).
- Revisor técnico para distintas revistas científicas (IEEE Transactions on Nuclear Science, IEEE Transactions on Device and Materials Reliability, ...).



Indicadores generales de calidad de la producción científica

Descripción breve de los principales indicadores de calidad de la producción científica (sexenios de investigación, tesis doctorales dirigidas, citas totales, publicaciones en primer cuartil (Q1), índice h...). Incluye también otros aspectos o peculiaridades importantes.

Publicaciones en revistas indexadas en JCR: 124.

Índice h: 18.

Citas totales: 1422.

Promedio citas/año en los últimos 5 años: 191.

Número de tesis dirigidas: 7.



Juan Antonio Maestro de la Cuerda

Apellidos: **Maestro de la Cuerda**
 Nombre: **Juan Antonio**
 DNI: **16559833V**
 Fecha de nacimiento: **23/03/1971**
 Sexo: **Hombre**
 Teléfono fijo: **630323927**
 Correo electrónico: **jmaestro102@gmail.com**

Situación profesional actual

Entidad empleadora: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Categoría profesional: Director del Departamento de Ingeniería Informática **Gestión docente (Sí/No):** Si
Fecha de inicio: 01/09/2016
Modalidad de contrato: Contrato laboral indefinido **Régimen de dedicación:** Tiempo completo

Funciones desempeñadas: - Dirección del Departamento de Ingeniería Informática. - Creación de los planes estratégicos del departamento: Implantación del Grado en Ingeniería Informática y futuros programas de máster. - Acciones de desarrollo universitario. - Coordinación docente. - Contratación de profesores.

Ámbito actividad de gestión: Universitaria

Entidad empleadora: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Categoría profesional: Director del centro de investigación ARIES
Fecha de inicio: 01/09/2016
Modalidad de contrato: Contrato laboral indefinido **Régimen de dedicación:** Tiempo completo

Funciones desempeñadas: Creación y dirección del centro de investigación ARIES, focalizado en la fiabilidad de los componentes electrónicos en misiones espaciales. El objetivo del centro es desarrollar soluciones para la electrónica digital embarcada en misiones espaciales, especialmente en pequeños satélites, de tal manera que sea tolerante a fallos en entornos hostiles (por ejemplo bajo los efectos de la radiación). Se trabaja con dispositivos de hardware reconfigurable (FPGA) diseñando circuitos tolerantes con el mínimo overhead de área y consumo. El área de aplicación se centra en la protección de circuitos específicos de procesamiento de señal, memorias (usando códigos de corrección de errores) y dispositivos auxiliares (por ejemplo un star tracker). Recientemente se está trabajando en la protección de un microprocesador RISC-V, diseñando en UC Berkeley, con el objetivo de hacerlo compatible con los requisitos del sector Espacio. Se llevan a cabo varios proyectos de investigación en los temas mencionados, siendo los más recientes un Plan Nacional de I+D Espacio junto con el INTA, un proyecto europeo Horizonte 2020 y un proyecto ITI de la Agencia Espacial Europea. Más información de ARIES en <http://www.nebrija.es/aries>

Entidad empleadora: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Departamento: Ingeniería Informática, Escuela Politécnica Superior y Arquitectura
Categoría profesional: Profesor Director



Fecha de inicio: 01/09/2004

Modalidad de contrato: Contrato laboral indefinido

Régimen de dedicación: Tiempo completo

Primaria (Cód. Unesco): 330406 - Arquitectura de ordenadores

Secundaria (Cód. Unesco): 330700 - Tecnología electrónica

Funciones desempeñadas: - Labores de docencia e investigación - Actividades de desarrollo universitario - Tutorización de alumnos

Identificar palabras clave: Ciencias de la computación y tecnología informática; Ingeniería eléctrica, electrónica y automática

Cargos y actividades desempeñados con anterioridad

	Entidad empleadora	Categoría profesional	Fecha de inicio
1	Universidad Antonio de Nebrija	Vicerrector de Investigación	09/2010
2	Sant Louis University	Profesor asociado	04/2003
3	CHEP España, S.A.	Director de Proyectos	01/2000
4	Universidad Complutense de Madrid	Profesor ayudante	04/1995

- 1 Entidad empleadora:** Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Categoría profesional: Vicerrector de Investigación **Gestión docente (Sí/No):** Si
Fecha de inicio-fin: 09/2010 - 08/2014 **Duración:** 4 años
Modalidad de contrato: Contrato laboral indefinido
Funciones desempeñadas: Vicerrector de Investigación. Presidente de la Comisión de Doctorado. Realización de los planes estratégicos de investigación de la universidad. Creación de la infraestructura de grupos de investigación de la universidad. Adaptación de los programas de doctorado al RD 99/2011.
Ámbito actividad de gestión: Universitaria
- 2 Entidad empleadora:** Sant Louis University **Tipo de entidad:** Universidad
Categoría profesional: Profesor asociado **Gestión docente (Sí/No):** Si
Fecha de inicio-fin: 04/2003 - 08/2004 **Duración:** 1 año - 5 meses
Modalidad de contrato: Contrato laboral temporal
Funciones desempeñadas: Impartición de asignaturas de Ingeniería (en Inglés)
- 3 Entidad empleadora:** CHEP España, S.A. **Tipo de entidad:** Entidad Empresarial
Categoría profesional: Director de Proyectos **Gestión docente (Sí/No):** Si
Fecha de inicio-fin: 01/2000 - 03/2003 **Duración:** 3 años - 3 meses
Modalidad de contrato: Contrato laboral indefinido
Funciones desempeñadas: Dirección de proyectos de I+D en el ámbito de la Ingeniería: Bases de datos, visión artificial, sistemas expertos. Responsable de la oficina de proyectos del Sur de Europa (España, Portugal, Italia y Grecia). Dirección de equipos. Control presupuestario.
- 4 Entidad empleadora:** Universidad Complutense de Madrid **Tipo de entidad:** Universidad
Departamento: Departamento de Arquitectura de Computadores y Automática (UCM), Facultad de Informática
Categoría profesional: Profesor ayudante



Fecha de inicio-fin: 04/1995 - 01/2000

Duración: 4 años - 9 meses

Modalidad de contrato: Contrato laboral temporal

Funciones desempeñadas: Labores docentes (laboratorios) y de investigación. Realización de la tesis doctoral.



Formación académica recibida

Titulación universitaria

Estudios de 1º y 2º ciclo, y antiguos ciclos (Licenciados, Diplomados, Ingenieros Superiores, Ingenieros Técnicos, Arquitectos)

Titulación universitaria: Titulado Superior

Nombre del título: Licenciado en Ciencias Físicas

Entidad de titulación: Universidad Complutense de Madrid **Tipo de entidad:** Universidad

Fecha de titulación: 1994

Premio: Premio extraordinario de licenciatura

Doctorados

Programa de doctorado: Doctor en Informática

Entidad de titulación: Universidad Complutense de Madrid **Tipo de entidad:** Universidad

Fecha de titulación: 1999

Título de la tesis: Técnicas de estimación de rendimiento y área para el particionamiento hardware-software en un entorno de codiseño

Director/a de tesis: Daniel Mozos Muñoz

Calificación obtenida: Sobresaliente cum laude

Premio extraordinario doctor: Si

Otra formación universitaria de posgrado

1 Titulación de posgrado: Stanford Innovation and Entrepreneurship Certificate

Entidad de titulación: Stanford University

Facultad, instituto, centro: Stanford Graduate School of Business

Fecha de titulación: 07/2015

2 Titulación de posgrado: Diploma en Alta Dirección de Universidades

Entidad de titulación: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad

Fecha de titulación: 10/2012



Actividad docente

Formación académica impartida

- 1** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Electrónica
Tipo de programa: Grado
Titulación universitaria: Grado en Ingeniería en Tecnologías Industriales
Curso que se imparte: 3º **Frecuencia de la actividad:** 6
Fecha de inicio: 2012 **Fecha de finalización:** 2018
Fecha de finalización: 2018 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Antonio de Nebrija
- 2** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Informática y Comunicaciones
Tipo de programa: Grado
Titulación universitaria: Grado en Ingeniería en Tecnologías Industriales
Curso que se imparte: 3º **Frecuencia de la actividad:** 6
Fecha de inicio: 2012 **Fecha de finalización:** 2018
Fecha de finalización: 2018 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Antonio de Nebrija
- 3** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e Ingeniería de Computadores I
Tipo de programa: Ingeniería
Titulación universitaria: Ingeniería Superior en Informática
Curso que se imparte: 5º **Frecuencia de la actividad:** 8
Fecha de inicio: 2004 **Fecha de finalización:** 2012
Fecha de finalización: 2012 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 5
Entidad de realización: Universidad Antonio de Nebrija
- 4** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e Ingeniería de Computadores II
Tipo de programa: Ingeniería
Titulación universitaria: Ingeniería Superior en Informática
Curso que se imparte: 5º **Frecuencia de la actividad:** 8
Fecha de inicio: 2004 **Fecha de finalización:** 2012
Fecha de finalización: 2012 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 5
Entidad de realización: Universidad Antonio de Nebrija
- 5** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Diseño tecnológico. Electrónica y ocio
Tipo de programa: Máster oficial



Titulación universitaria: Máster en Diseño Industrial
Frecuencia de la actividad: 4
Fecha de inicio: 2006
Fecha de finalización: 2010
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Antonio de Nebrija

Fecha de finalización: 2010
Tipo de horas/créditos ECTS: Créditos

6 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Gestión de Proyectos Tecnológicos
Tipo de programa: Ingeniería
Titulación universitaria: Ingeniería Superior en Informática
Curso que se imparte: 5º
Fecha de inicio: 2004
Fecha de finalización: 2010
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Antonio de Nebrija

Frecuencia de la actividad: 6
Fecha de finalización: 2010
Tipo de horas/créditos ECTS: Créditos

7 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Ampliación de Sistemas Operativos
Tipo de programa: Ingeniería Técnica
Titulación universitaria: Ingeniería Técnica en Informática de Sistemas
Curso que se imparte: 3º
Fecha de inicio: 2004
Fecha de finalización: 2006
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Antonio de Nebrija

Frecuencia de la actividad: 2
Fecha de finalización: 2006
Tipo de horas/créditos ECTS: Créditos

8 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Digital Design
Tipo de programa: Grado
Titulación universitaria: Degree in Electrical Engineering
Curso que se imparte: 2º
Fecha de inicio: 2004
Fecha de finalización: 2004
Nº de horas/créditos ECTS: 3
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés

Frecuencia de la actividad: 1
Fecha de finalización: 2004
Tipo de horas/créditos ECTS: Créditos

9 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Digital Design Laboratory
Tipo de programa: Grado
Titulación universitaria: Degree in Electrical Engineering
Curso que se imparte: 2º
Fecha de inicio: 2004
Fecha de finalización: 2004
Nº de horas/créditos ECTS: 2
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés

Frecuencia de la actividad: 1
Fecha de finalización: 2004
Tipo de horas/créditos ECTS: Créditos



- 10** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Introduction to Object-Oriented Programming
Tipo de programa: Grado
Titulación universitaria: Degree in Computer Science
Curso que se imparte: 2º
Fecha de inicio: 2003
Fecha de finalización: 2004
Nº de horas/créditos ECTS: 4
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés
Frecuencia de la actividad: 2
Fecha de finalización: 2004
Tipo de horas/créditos ECTS: Créditos
- 11** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Computer Architecture
Tipo de programa: Grado
Titulación universitaria: Degree in Computer Science
Curso que se imparte: 2º
Fecha de inicio: 2003
Fecha de finalización: 2003
Nº de horas/créditos ECTS: 3
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés
Frecuencia de la actividad: 1
Fecha de finalización: 2003
Tipo de horas/créditos ECTS: Créditos
- 12** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Data Structures
Tipo de programa: Grado
Titulación universitaria: Degree in Computer Science
Curso que se imparte: 2º
Fecha de inicio: 2003
Fecha de finalización: 2003
Nº de horas/créditos ECTS: 3
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés
Frecuencia de la actividad: 1
Fecha de finalización: 2003
Tipo de horas/créditos ECTS: Créditos
- 13** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Introduction to Computer Science
Tipo de programa: Grado
Titulación universitaria: Degree in Computer Science
Curso que se imparte: 1º
Fecha de inicio: 2003
Fecha de finalización: 2003
Nº de horas/créditos ECTS: 2
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés
Frecuencia de la actividad: 1
Fecha de finalización: 2003
Tipo de horas/créditos ECTS: Créditos
- 14** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Introduction to Internet Programming
Tipo de programa: Grado
Titulación universitaria: Degree in Computer Science
Curso que se imparte: 1º
Fecha de inicio: 2003
Fecha de finalización: 2003
Frecuencia de la actividad: 1
Fecha de finalización: 2003
Tipo de horas/créditos ECTS: Créditos



Nº de horas/créditos ECTS: 3
Entidad de realización: Saint Louis University
Idioma de la asignatura: Inglés

15 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Laboratorio de Estructura de Computadores
Tipo de programa: Ingeniería
Titulación universitaria: Ingeniería en Informática
Curso que se imparte: 3º **Frecuencia de la actividad:** 3
Fecha de inicio: 1996 **Fecha de finalización:** 1999
Fecha de finalización: 1999 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Complutense de Madrid
Facultad, instituto, centro: Facultad de Informática

16 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Laboratorio de Tecnología de Computadores
Tipo de programa: Ingeniería
Titulación universitaria: Ingeniería en Informática
Curso que se imparte: 2º **Frecuencia de la actividad:** 3
Fecha de inicio: 1996 **Fecha de finalización:** 1999
Fecha de finalización: 1999 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Complutense de Madrid
Facultad, instituto, centro: Facultad de Informática

17 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Laboratorio de Estructura y Tecnología de Computadores
Tipo de programa: Ingeniería Técnica
Titulación universitaria: Ingeniería Técnica en Informática de Sistemas
Curso que se imparte: 2º **Frecuencia de la actividad:** 3
Fecha de inicio: 1996 **Fecha de finalización:** 1999
Fecha de finalización: 1999 **Tipo de horas/créditos ECTS:** Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universidad Complutense de Madrid
Facultad, instituto, centro: Facultad de Informática

18 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Laboratorio de Cálculo Automático I
Tipo de programa: Licenciatura
Titulación universitaria: Licenciatura en Ciencias Físicas
Curso que se imparte: 4º **Frecuencia de la actividad:** 2
Fecha de inicio: 1994 **Fecha de finalización:** 1996
Fecha de finalización: 1996 **Tipo de horas/créditos ECTS:** Horas
Nº de horas/créditos ECTS: 40
Entidad de realización: Universidad Complutense de Madrid
Facultad, instituto, centro: Facultad de Ciencias Físicas

19 Tipo de docencia: Docencia oficial
Nombre de la asignatura/curso: Laboratorio de Cálculo Automático II
Tipo de programa: Licenciatura



Titulación universitaria: Licenciatura en Ciencias Físicas

Curso que se imparte: 5º

Fecha de inicio: 1994

Fecha de finalización: 1996

Nº de horas/créditos ECTS: 40

Entidad de realización: Universidad Complutense de Madrid

Facultad, instituto, centro: Facultad de Ciencias Físicas

Frecuencia de la actividad: 2

Fecha de finalización: 1996

Tipo de horas/créditos ECTS: Horas

Dirección de tesis doctorales y/o proyectos fin de carrera

- 1 Título del trabajo:** Diseño e implementación de técnicas de tolerancia a fallos para el uso de un microprocesador en misiones espaciales
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Alexis Ramos Amo
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 18/05/2018
Doctorado Europeo: Si
- 2 Título del trabajo:** High-Level Methodologies to Implement Energy Efficient Fault Tolerant Registers
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Ricardo González Toral
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 06/04/2018
Doctorado Europeo: Si
- 3 Título del trabajo:** Design and implementation of a fault-tolerant Star Tracker image processing system in an SRAM-based FPGA
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Luis Aranda Barjola
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 17/01/2018
Doctorado Europeo: Si
- 4 Título del trabajo:** Metodología para estimar el impacto de la codificación del repertorio de instrucciones en la fiabilidad de un microprocesador bajo los efectos de la radiación
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Jorge Martínez Ladrón de Guevara
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 14/07/2017
- 5 Título del trabajo:** Soft Error Mitigation in Commercial off-the-shelf (COTS) FPGAs with ECC-based techniques
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Mustafa Demirci
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 20/06/2017



- 6 Título del trabajo:** A new methodology to systemize the design of fault-tolerant circuits based on system knowledge
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Shih-Fu Liu
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 28/06/2011
- 7 Título del trabajo:** Metodología para la automatización de la protección selectiva con optimización de coste en circuitos digitales bajo los efectos de la radiación
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universidad Antonio de Nebrija
Alumno/a: Óscar Ruano Ramos
Calificación obtenida: Sobresaliente cum laude
Fecha de defensa: 14/06/2011

Experiencia científica y tecnológica

Actividad científica o tecnológica

Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

- 1 Nombre del proyecto:** Introduction of fault-tolerant concepts for RISC-V in space applications
Modalidad de proyecto: De investigación industrial **Ámbito geográfico:** Unión Europea
Entidad de realización: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Nombres investigadores principales (IP, Co-IP,...): Juan Antonio Maestro de la Cuerda
Entidad/es financiadora/s: European Space Agency (ESA)
Fecha de inicio-fin: 05/2018 - 10/2019 **Duración:** 1 año - 5 meses
Entidad/es participante/s: Cobham Gaisler AB; QinetiQ Space NV; Universidad Antonio de Nebrija
Cuantía subproyecto: 67.334 €
- 2 Nombre del proyecto:** Space Ethernet Physical Layer Transceiver (SEPHY)
Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.). **Ámbito geográfico:** Unión Europea
Entidad de realización: Universidad Antonio de Nebrija
Nombres investigadores principales (IP, Co-IP,...): Daniel González Gutiérrez
Entidad/es financiadora/s: Comisión Europea **Tipo de entidad:** Organismo, Otros
Tipo de participación: Miembro de equipo
Nombre del programa: Horizonte 2020 (COMPET-01-2014)
Cód. según financiadora: Proposal 640243
Fecha de inicio-fin: 05/2015 - 12/2018 **Duración:** 3 años - 8 meses



Entidad/es participante/s: Arquímea Ingeniería S.L.; Atmel; IHP; TTTech; Thales Alenia Espacio; Universidad Antonio de Nebrija

Cuantía total: 359.350 €

Régimen de dedicación: Tiempo completo

3 Nombre del proyecto: Design, implementation and test of fault tolerance techniques on multi-core systems for on-board Space applications (RadMultiCore)

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).

Ámbito geográfico: Nacional

Grado de contribución: Coordinador del proyecto total, red o consorcio

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Juan Antonio Maestro de la Cuerda

Nº de investigadores/as: 15

Nº de personas/año: 15

Entidad/es financiadora/s:

Ministerio de Economía y Competitividad

Tipo de entidad: Agencia Estatal

Tipo de participación: Investigador principal

Nombre del programa: Plan Estatal de Investigación Científica y Técnica y de Innovación 2013-2016

Cód. según financiadora: ESP2014-54505-C2-1-R

Fecha de inicio-fin: 01/2015 - 12/2017

Duración: 3 años

Entidad/es participante/s: Instituto Nacional de Técnica Aeroespacial; Universidad Antonio de Nebrija

Cuantía total: 105.000 €

Cuantía subproyecto: 105.000 €

Régimen de dedicación: Tiempo completo

4 Nombre del proyecto: Manufacturable and Dependable Multicore Architectures at Nanoscale

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).

Ámbito geográfico: Unión Europea

Grado de contribución: Investigador/a

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Marco Ottavi

Entidad/es financiadora/s:

European Cooperation in Science and Technology

Tipo de entidad: Entidad pública

Tipo de participación: Miembro de equipo

Nombre del programa: Acción COST

Cód. según financiadora: ICT Action 1103

Fecha de inicio-fin: 12/2011 - 11/2015

Duración: 4 años

Entidad/es participante/s: Varios universidades y empresas europeas

5 Nombre del proyecto: Sistema de Control y Regulación para la Optimización de Consumos Energéticos en CPDs

Modalidad de proyecto: De investigación industrial **Ámbito geográfico:** Nacional

Grado de contribución: Investigador/a

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Pedro Reviriego Vasallo

Entidad/es financiadora/s:

Ministerio de Industria Turismo y Comercio

Tipo de entidad: Organismo, Otros

Tipo de participación: Miembro de equipo

Nombre del programa: Avanza TIC Verdes

Cód. según financiadora: TSI-080500-2011-60



Fecha de inicio-fin: 06/2011 - 05/2013 **Duración:** 2 años
Entidad/es participante/s: Amaranto; Universidad Antonio de Nebrija
Cuantía total: 32.425 €

6 Nombre del proyecto: Diseño, simulación y experimentación con radiación sobre memorias y otros circuitos digitales complejos para aplicaciones espaciales embarcadas

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.) **Ámbito geográfico:** Nacional

Grado de contribución: Coordinador del proyecto total, red o consorcio

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Juan Antonio Maestro de la Cuerda

Nº de investigadores/as: 15 **Nº de personas/año:** 15

Entidad/es financiadora/s:

Ministerio de Educación y Ciencia

Tipo de entidad: Agencia Estatal

Tipo de participación: Investigador principal

Nombre del programa: Plan Nacional I+D+i 2008 - 2011

Cód. según financiadora: AYA2009-13300-C03

Fecha de inicio-fin: 10/2009 - 10/2012

Duración: 3 años

Entidad/es participante/s: Universidad Antonio de Nebrija; Universidad Complutense de Madrid

Cuantía total: 118.000 €

Cuantía subproyecto: 118.000 €

Régimen de dedicación: Tiempo completo

7 Nombre del proyecto: FT-GALILEO: Análisis de un transceptor GALILEO y propuesta de técnicas de optimización para su diseño eficiente y tolerante a fallos

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.) **Ámbito geográfico:** Autonómica

Grado de contribución: Investigador/a

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Pedro Reviriego Vasallo

Nº de investigadores/as: 6

Nº de personas/año: 4

Entidad/es financiadora/s:

Comunidad de Madrid

Tipo de entidad: Ente público

Tipo de participación: Miembro de equipo

Nombre del programa: Plan Aeroespacial de la Comunidad de Madrid

Cód. según financiadora: 30/2009

Fecha de inicio-fin: 01/2009 - 12/2010

Duración: 2 años

Cuantía total: 38.065 €

Régimen de dedicación: Tiempo completo

8 Nombre del proyecto: Seguridad de vehículos automóviles con especial atención a usuarios de movilidad reducida

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.) **Ámbito geográfico:** Autonómica

Grado de contribución: Investigador/a

Entidad de realización: Universidad Antonio de Nebrija

Nombres investigadores principales (IP, Co-IP,...): Alberto López Rosado

Nº de investigadores/as: 6

Entidad/es financiadora/s:



Comunidad de Madrid

Tipo de entidad: Ente público**Tipo de participación:** Miembro de equipo**Cód. según financiadora:** S-0505/DPI/0329**Fecha de inicio-fin:** 01/2006 - 01/2010**Duración:** 4 años**Entidad/es participante/s:** Universidad Antonio de Nebrija; Universidad Politécnica de Madrid**9 Nombre del proyecto:** Estudio de Técnicas de Protección frente a los efectos de la Radiación en entornos Espaciales para Circuitos Digitales de Procesado de Señal**Modalidad de proyecto:** De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Nacional**Grado de contribución:** Coordinador del proyecto total, red o consorcio**Entidad de realización:** Universidad Antonio de Nebrija**Nombres investigadores principales (IP, Co-IP,...):** Juan Antonio Maestro de la Cuerda**Nº de investigadores/as:** 4**Nº de personas/año:** 4**Entidad/es financiadora/s:**

Ministerio de Educación y Ciencia

Tipo de entidad: Agencia Estatal**Tipo de participación:** Investigador principal**Nombre del programa:** Plan Nacional de I+D+i 2004-2007**Cód. según financiadora:** ESP2006-04163**Fecha de inicio-fin:** 10/2006 - 09/2009**Duración:** 3 años**Cuantía total:** 75.000 €**Cuantía subproyecto:** 75.000 €**Régimen de dedicación:** Tiempo completo**10 Nombre del proyecto:** RadEsSim - Estudio de la Radiación en el Espacio: Simulación de los Efectos en Circuitos Digitales y Diseño de Implementaciones Tolerantes a Fallos**Modalidad de proyecto:** De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Autonómica**Grado de contribución:** Coordinador del proyecto total, red o consorcio**Entidad de realización:** Universidad Antonio de Nebrija**Nombres investigadores principales (IP, Co-IP,...):** Juan Antonio Maestro de la Cuerda**Nº de investigadores/as:** 4**Nº de personas/año:** 4**Entidad/es financiadora/s:**

Comunidad de Madrid

Tipo de entidad: Entidad pública**Tipo de participación:** Investigador principal**Nombre del programa:** Plan Aeroespacial de la Comunidad de Madrid**Cód. según financiadora:** 1/2007**Fecha de inicio-fin:** 01/2007 - 12/2008**Duración:** 2 años**Cuantía total:** 75.887 €**Régimen de dedicación:** Tiempo completo**11 Nombre del proyecto:** EMULASER – Emulación mediante irradiación láser de los efectos de la radiación cósmica en componentes electrónicos**Modalidad de proyecto:** De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Nacional**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad Antonio de Nebrija**Nombres investigadores principales (IP, Co-IP,...):** Juan Antonio Maestro de la Cuerda

**Entidad/es financiadora/s:**

Centro para el Desarrollo Tecnológico Industrial

Tipo de entidad: Agencia Estatal**Tipo de participación:** Investigador principal**Nombre del programa:** Plan Nacional de Espacio**Cód. según financiadora:** PNE-034/2006**Fecha de inicio-fin:** 10/2006 - 12/2008**Duración:** 2 años - 2 meses**Entidad/es participante/s:** Centro Nacional de Microelectrónica; Tecnológica Componentes Electrónicos; Thales Alenia Espacio; Universidad Antonio de Nebrija; Universidad Complutense de Madrid; Universidad de Sevilla**Cuantía total:** 28.343 €**Régimen de dedicación:** Tiempo completo

12 Nombre del proyecto: Entorno de simulación numérica paralela / Nuevas metodologías para la automatización del diseño de sistemas

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Nacional**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad Antonio de Nebrija**Nombres investigadores principales (IP, Co-IP,...):** Francisco Tirado Fernández**Entidad/es financiadora/s:**

Comisión Interministerial de Ciencia y Tecnología

Tipo de entidad: Agencia Estatal**Tipo de participación:** Miembro de equipo**Nombre del programa:** Plan Nacional de I+D**Cód. según financiadora:** TIC96/1071**Fecha de inicio-fin:** 07/1996 - 07/1999**Duración:** 3 años**Entidad/es participante/s:** Universidad Complutense de Madrid**Régimen de dedicación:** Tiempo completo

13 Nombre del proyecto: Behavioral Design Methodologies for Digital Systems

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Unión Europea**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad Complutense de Madrid**Nombres investigadores principales (IP, Co-IP,...):** Francisco Tirado Fernández**Entidad/es financiadora/s:**

Comisión Europea

Tipo de entidad: Organismo, Otros**Tipo de participación:** Miembro de equipo**Nombre del programa:** Human Capital and Mobility**Cód. según financiadora:** 2135**Fecha de inicio-fin:** 01/1994 - 12/1998**Duración:** 5 años**Entidad/es participante/s:** Universidad Complutense de Madrid**Régimen de dedicación:** Tiempo completo

14 Nombre del proyecto: Entorno de síntesis para circuitos de comunicaciones a partir de descripciones VHDL

Modalidad de proyecto: De investigación fundamental (incluyendo excavaciones arqueológicas, etc.).**Ámbito geográfico:** Nacional**Grado de contribución:** Investigador/a



Entidad de realización: Universidad Complutense de Madrid

Nombres investigadores principales (IP, Co-IP,...): Milagros Fernández Centeno

Entidad/es financiadora/s:

Comisión Interministerial de Ciencia y Tecnología

Tipo de entidad: Agencia Estatal

Tipo de participación: Miembro de equipo

Nombre del programa: Plan Nacional de I+D

Cód. según financiadora: TIC94/0725-c03-02

Fecha de inicio-fin: 07/1994 - 07/1996

Duración: 2 años

Entidad/es participante/s: Universidad Complutense de Madrid

Régimen de dedicación: Tiempo completo

Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas

1 Nombre del proyecto: New Protocol Semantics and Scheduling Primitives for Energy Efficiency: Burst Coalescing at the Link and Application Layers

Grado de contribución: Investigador/a

Nombres investigadores principales (IP, Co-IP,...): Ken Christensen

Nº de investigadores/as: 3

Entidad/es participante/s: Universidad Antonio de Nebrija; Universidad de South Florida

Entidad/es financiadora/s:

Google Inc

Tipo de entidad: Entidad Empresarial

Fecha de inicio: 12/2011

Duración: 1 año

2 Nombre del proyecto: Energy Efficient Communications: Improving Energy Consumption in Ethernet

Grado de contribución: Investigador/a

Nombres investigadores principales (IP, Co-IP,...): Daniel Mozos Muñoz

Nº de investigadores/as: 3

Entidad/es participante/s: Universidad Antonio de Nebrija; Universidad Complutense de Madrid

Entidad/es financiadora/s:

Google Inc

Tipo de entidad: Entidad Empresarial

Fecha de inicio: 09/2009

Duración: 1 año

3 Nombre del proyecto: ExhaustiF-MFA: Modelo de Fallos Avanzados para la plataforma ExhaustiF

Grado de contribución: Investigador/a

Nombres investigadores principales (IP, Co-IP,...): Pedro Reviriego Vasallo

Nº de investigadores/as: 3

Entidad/es participante/s: Universidad Antonio de Nebrija

Entidad/es financiadora/s:

Métodos y Tecnología de Sistemas y Procesos, S.L. **Tipo de entidad:** Entidad Empresarial

Ciudad entidad financiadora: Madrid, Comunidad de Madrid, España

Fecha de inicio: 01/2009

Duración: 1 año - 6 meses

4 Nombre del proyecto: Estudio del consumo energético en el uso de las TIC

Grado de contribución: Investigador/a

Nº de investigadores/as: 3

Entidad/es participante/s: Universidad Antonio de Nebrija

Entidad/es financiadora/s:



TELEFONICA DE ESPAÑA, S.A.U.
Ciudad entidad financiadora: España

Fecha de inicio: 11/2008

Duración: 5 meses

Resultados

Propiedad industrial e intelectual

- 1 Título propiedad industrial registrada:** Método y filtro de media móvil para la detección y corrección de errores por medio de un filtro diezmado
Inventores/autores/obtenedores: Juan Antonio Maestro de la Cuerda; Pilar Reyes Moreno; Óscar Ruano Ramos; Pedro Reviriego Vasallo
Nº de solicitud: P200930205
País de inscripción: España, Comunidad de Madrid
Fecha de concesión: 16/05/2011
C. Autón./Reg. de explotación: España
Empresas: Universidad Antonio de Nebrija; Universidad Carlos III de Madrid
- 2 Título propiedad industrial registrada:** Filtro de media móvil y método para la detección y corrección de errores utilizando paridad bidimensional
Inventores/autores/obtenedores: Juan Antonio Maestro de la Cuerda; Pilar Reyes Moreno; Óscar Ruano Ramos; Pedro Reviriego Vasallo
Nº de solicitud: P200930207
País de inscripción: España, Comunidad de Madrid
Fecha de concesión: 26/01/2011
C. Autón./Reg. de explotación: España
Empresas: Universidad Antonio de Nebrija; Universidad Carlos III de Madrid
- 3 Título propiedad industrial registrada:** Método de detección y corrección de errores producidos por los efectos de la radiación en filtros de media móvil
Inventores/autores/obtenedores: Juan Antonio Maestro de la Cuerda; Pilar Reyes Moreno; Óscar Ruano Ramos; Pedro Reviriego Vasallo
Nº de solicitud: P200602433
País de inscripción: España, Comunidad de Madrid
Fecha de concesión: 11/10/2010
C. Autón./Reg. de explotación: España
Empresas: Universidad Antonio de Nebrija; Universidad Carlos III de Madrid



Actividades científicas y tecnológicas

Producción científica

Publicaciones, documentos científicos y técnicos

- 1** A. Cóbrecas; A. Regadío; J. Tabero; P. Reviriego; A. Sánchez-Macián; J.A. Maestro. SEU and SEFI Error Detection and Correction on a DDR3 Memory System. *Microelectronics Reliability*. 91, pp. 23 - 30. Elsevier, 12/2018. ISSN 0026-2714
DOI: 10.1016/j.microrel.2018.08.002
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 2** R. González-Toral; P. Reviriego; J.A. Maestro; Z. Gao. A Scheme to Design Concurrent Error Detection Techniques for the Fast Fourier Transform Implemented in SRAM-based FPGAs. *IEEE Transactions on Computers*. 65 - 7, pp. 1039 - 1045. IEEE, 07/2018. ISSN 0018-9340
DOI: 10.1109/TC.2018.2792445
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 3** R. González-Toral; P. Reviriego; J.A. Maestro; C. Argyrides. A Fast Technique to Reduce Power Consumption on Linear Block Codes Used to Protect Registers. *IEEE Transactions on Device and Materials Reliability*. 18 - 2, pp. 189 - 196. IEEE, 06/2018. ISSN 1530-4388
DOI: 10.1109/TDMR.2018.2812899
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 4** A. Ullah; P. Reviriego; J.A. Maestro. An efficient methodology for on-chip SEU injection in flip-flops for Xilinx FPGAs. *IEEE Transactions on Nuclear Science*. 65 - 4, pp. 989 - 996. IEEE, 04/2018. ISSN 0018-9499
DOI: 10.1109/TNS.2018.2812719
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 5** J. Tabero; A. Regadío; C. Pérez; J. Pazos; P. Reviriego; A. Sánchez-Macián; J.A. Maestro. Modular Fault Tolerant Processor Architecture on a SoC for Space. *Microelectronics Reliability*. 83, pp. 84 - 90. Elsevier, 04/2018. ISSN 0026-2714
DOI: 10.1016/j.microrel.2018.02.011
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 6** R. González-Toral; S. Liu; P. Reviriego; J.A. Maestro. Reducing the Power Consumption of Fault Tolerant Registers Through Hybrid Protection. *IEEE Transactions on Circuits and Systems I*. 65 - 4, pp. 1293 - 1302. IEEE, 04/2018. ISSN 1549-8328
DOI: 10.1109/TCSI.2017.2743248
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 7** L. Aranda; P. Reviriego; J.A. Maestro. A Comparison of Dual Modular Redundancy and Concurrent Error Detection in Finite Impulse Response (FIR) Filters Implemented in SRAM-based FPGAs through Fault Injection. *IEEE Transactions on Circuits and Systems II*. 65 - 3, pp. 376 - 380. IEEE, 03/2018. ISSN 1549-7747
DOI: 10.1109/TCSII.2017.2717490
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 8** Z. Gao; M. Zhou; P. Reviriego; J.A. Maestro. Efficient Fault Tolerant Design for Parallel Matched Filters. IEEE Transactions on Circuits and Systems II. 65 - 3, pp. 366 - 370. IEEE, 03/2018. ISSN 1549-7747
DOI: 10.1109/TCSII.2017.2713479
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 9** J. Martínez; J.A. Maestro; P. Reviriego. Evaluating the Impact of the Instruction Set on Microprocessor Reliability to Soft Errors. IEEE Transactions on Device and Materials Reliability. 18 - 1, pp. 70 - 79. IEEE, 03/2018. ISSN 1530-4388
DOI: 10.1109/TDMR.2018.2796178
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 10** A. Ullah; P. Reviriego; S. Pontarelli; J.A. Maestro. Majority Voting-based Reduced Precision Redundancy Adders. IEEE Transactions on Device and Materials Reliability. 18 - 1, pp. 122 - 124. IEEE, 03/2018. ISSN 1530-4388
DOI: 10.1109/TDMR.2017.2781186
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 11** A. Ramos; A. Ullah; P. Reviriego; J.A. Maestro. Efficient Protection of the Register File in Soft-processors Implemented on Xilinx FPGAs. IEEE Transactions on Computers. 67 - 2, pp. 299 - 304. IEEE, 02/2018. ISSN 0018-9340
DOI: 10.1109/TC.2017.2737996
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 12** S. Liu; P. Reviriego; J.A. Maestro; L. Xiao. Fault Tolerant Encoders for Single Error Correction and Double Adjacent Error Correction Codes. Microelectronics Reliability. 81, pp. 167 - 173. Elsevier, 02/2018. ISSN 0026-2714
DOI: 10.1016/j.microrel.2017.12.017
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 13** Z. Gao; Q. Jing; Y. Li; P. Reviriego; J.A. Maestro. An Efficient Fault Tolerance Design for Integer Parallel Matrix-Vector Multiplications. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 26 - 1, pp. 211 - 215. IEEE, 01/2018. ISSN 1063-8210
DOI: 10.1109/TVLSI.2017.2755765
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 14** A. Sánchez-Macián; P. Reviriego; J. Tabero; A. Regadío; J.A. Maestro. SEFI Protection for Nanosat 16-bit Chip On-Board Computer Memories. IEEE Transactions on Device and Materials Reliability. 17 - 4, pp. 698 - 707. IEEE, 12/2017. ISSN 1530-4388
DOI: 10.1109/TDMR.2017.2750718
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 15** J. Martínez; J.A. Maestro; P. Reviriego. A Scheme to Improve the Intrinsic Error Detection of the Instruction Set Architecture. IEEE Computer Architecture Letters. 16 - 2, pp. 103 - 106. IEEE, 12/2017. ISSN 1556-6056
DOI: 10.1109/LCA.2016.2623628
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 16** A. Ramos; J.A. Maestro; P. Reviriego. Characterizing a RISC-V SRAM-based FPGA Implementation against Single Event Upsets Using Fault Injection. Microelectronics Reliability. 78, pp. 205 - 211. Elsevier, 11/2017. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2017.09.007>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 17** A. Sánchez-Macián; P. Reviriego; J.A. Maestro; S. Liu. Single Event Transient Tolerant Bloom Filter Implementations. IEEE Transactions on Computers. 66 - 10, pp. 1831 - 1836. IEEE, 10/2017. ISSN 0018-9340
DOI: 10.1109/TC.2017.2702174
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 18** L. Aranda; P. Reviriego; J.A. Maestro. Error Detection Technique for a Median Filter. IEEE Transactions on Nuclear Science. 64 - 8, pp. 2219 - 2226. IEEE, 08/2017. ISSN 0018-9499
DOI: 10.1109/TNS.2017.2666843
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 19** P. Reviriego; S. Liu; A. Sanchez-Macian; L. Xiao; J.A. Maestro. A Scheme to Reduce the Number of Parity Check Bits in Orthogonal Latin Square Codes. IEEE Transactions on Reliability. 66 - 2, pp. 518 - 528. IEEE, 06/2017. ISSN 0018-9529
DOI: 10.1109/TR.2017.2669090
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 20** S. Liu; P. Reviriego; L. Xiao; J.A. Maestro. A method to recover critical bits under a double error in SEC-DED protected memories. Microelectronics Reliability. 73, pp. 92 - 96. Elsevier, 06/2017. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2017.04.020>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 21** A. Sanchez-Macian; P. Reviriego; J.A. Maestro. Combined Modular Key and Data Error Protection for Content-Addressable Memories. IEEE Transactions on Computers. 66 - 6, pp. 1085 - 1090. IEEE, 06/2017. ISSN 0018-9340
DOI: 10.1109/TC.2016.2633998
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 22** P. Reviriego; S. Pontarelli; J.A. Maestro. A method to protect Cuckoo filters from soft errors. Microelectronics Reliability. 72, pp. 85 - 89. Elsevier, 05/2017. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2017.03.040>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 23** S. Liu; P. Reviriego; A. Sánchez-Macián; J.A. Maestro; L. Xiao. Comments on "Extend orthogonal Latin square codes for 32-bit data protection in memory applications" Microelectron. Reliab. 63, 278-283 (2016). Microelectronics Reliability. 69, pp. 126 - 129. Elsevier, 02/2017. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2016.12.009>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 24** A. Sanchez-Macián; P. Reviriego; J.A. Maestro. Optimizing the Implementation of SEC-DAEC Codes in FPGAs. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 24 - 12, pp. 3538 - 3542. IEEE, 12/2016. ISSN 1063-8210
DOI: 10.1109/TVLSI.2016.2556943
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 25** A. Sánchez-Macian; P. Reviriego; J.A. Maestro. Combined SEU and SEFI Protection for Memories Using Orthogonal Latin Square Codes. IEEE Transactions on Circuits and Systems I. 63 - 11, pp. 1933 - 1943. IEEE, 11/2016. ISSN 1549-8328
DOI: 10.1109/TCSI.2016.2594276
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 26** P. Reviriego; S. Liu; L. Xiao; J.A. Maestro. Efficient implementation of single event upset tolerant register comparison. *Electronics Letters*. 52 - 23, pp. 1922 - 1923. IET, 11/2016. ISSN 0013-5194
DOI: 10.1049/el.2016.1783
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 27** M. Demirci; P. Reviriego; J.A. Maestro. Unequal Error Protection Codes Derived from Double Error Correction Orthogonal Latin Square Codes. *IEEE Transactions on Computers*. 65 - 9, pp. 2932 - 2938. IEEE, 09/2016. ISSN 0018-9340
DOI: 10.1109/TC.2015.2498547
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 28** P. Reviriego; M. Demirci; J. Tabero; A. Regadío; J.A. Maestro. DMR+: An efficient alternative to TMR to protect registers in Xilinx FPGAs. *Microelectronics Reliability*. 63, pp. 314 - 318. Elsevier, 08/2016. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2016.06.019>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 29** S. Liu; P. Reviriego; L. Xiao; J.A. Maestro. Reducing the Cost of Triple Adjacent Error Correction in Double Error Correction Orthogonal Latin Square Codes. *IEEE Transactions on Device and Materials Reliability*. 16 - 2, pp. 269 - 271. IEEE, 06/2016. ISSN 1530-4388
DOI: 10.1109/TDMR.2016.2547187
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 30** P. Reviriego; S. Liu; L. Xiao; J.A. Maestro. An Efficient Single and Double-Adjacent Error Correcting Parallel Decoder for the (24,12) Extended Golay Code. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 24 - 4, pp. 1603 - 1606. IEEE, 04/2016. ISSN 1063-8210
DOI: 10.1109/TVLSI.2015.2465846
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 31** S. Pontarelli; P. Reviriego; J.A. Maestro. Improving counting Bloom filter performance with fingerprints. *Information Processing Letters*. 116 - 4, pp. 304 - 309. Elsevier, 04/2016. ISSN 0020-0190
DOI: <https://doi.org/10.1016/j.ipl.2015.11.002>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 32** P. Reviriego; S. Liu; A. Sánchez-Macián; L. Xiao; J.A. Maestro. Unequal error protection codes derived from SEC-DED codes. *Electronics Letters*. 52 - 8, pp. 619 - 620. IET, 04/2016. ISSN 0013-5194
DOI: 10.1049/el.2016.0077
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 33** P. Reviriego; M. Demirci; A. Evans; J.A. Maestro. A Method to Design Single Error Correction Codes With Fast Decoding for a Subset of Critical Bits. *IEEE Transactions on Circuits and Systems II*. 63 - 2, pp. 171 - 175. IEEE, 02/2016. ISSN 1549-7747
DOI: 10.1109/TCSII.2015.2483362
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 34** Z. Gao; P. Reviriego; Z. Xu; X. Su; M. Zhao; J. Wang; J.A. Maestro. Fault Tolerant Parallel FFTs Using Error Correction Codes and Parseval Checks. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 24 - 2, pp. 769 - 773. IEEE, 02/2016. ISSN 1063-8210
DOI: 10.1109/TVLSI.2015.2408621
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 35** P. Reviriego; K. Christensen; J.A. Maestro. A Comment on "Fast Bloom Filters and Their Generalization". IEEE Transactions on Parallel and Distributed Systems. 27 - 1, pp. 303 - 304. IEEE, 01/2016. ISSN 1045-9219
DOI: 10.1109/TPDS.2014.2378268
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 36** M. Demirci; P. Reviriego; J.A. Maestro. Implementing Double Error Correction Orthogonal Latin Squares Codes in SRAM-based FPGAs. Microelectronics Reliability. 56, pp. 221 - 227. Elsevier, 01/2016. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2015.10.016>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 37** S. Liu; P. Reviriego; A. Sánchez-Macián; L. Xiao; J.A. Maestro. Odd-weight-column SEC-DED-TAED codes. Electronics Letters. 52 - 2, pp. 119 - 120. IET, 01/2016. ISSN 0013-5194
DOI: 10.1049/el.2015.3535
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 38** S. Pontarelli; P. Reviriego; J.A. Maestro. Parallel d-Pipeline: A Cuckoo Hashing Implementation for Increased Throughput. IEEE Transactions on Computers. 65 - 1, pp. 326 - 331. IEEE, 01/2016. ISSN 0018-9340
DOI: 10.1109/TC.2015.2417524
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 39** L.J. Saiz-Adalid; P. Reviriego; P. Gil; S. Pontarelli; J.A. Maestro. MCU Tolerance in SRAMs Through Low-Redundancy Triple Adjacent Error Correction. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 23 - 10, pp. 2332 - 2336. IEEE, 10/2015. ISSN 1063-8210
DOI: 10.1109/TVLSI.2014.2357476
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 40** Z. Gao; P. Reviriego; Z. Xu; X. Su; J. Wang; J.A. Maestro. Efficient Coding Schemes for Fault-Tolerant Parallel Filters. IEEE Transactions on Circuits and Systems II. 62 - 7, pp. 666 - 670. IEEE, 07/2015. ISSN 1549-7747
DOI: 10.1109/TCSII.2015.2404219
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 41** P. Reviriego; S. Pontarelli; A. Evans; J.A. Maestro. A Class of SEC-DED-DAEC Codes Derived From Orthogonal Latin Square Codes. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 23 - 5, pp. 968 - 972. IEEE, 05/2015. ISSN 1063-8210
DOI: 10.1109/TVLSI.2014.2319291
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 42** S. Pontarelli; P. Reviriego; M. Ottavi; J.A. Maestro. Low Delay Single Symbol Error Correction Codes Based on Reed Solomon Codes. IEEE Transactions on Computers. 64 - 5, pp. 1497 - 1501. IEEE, 05/2015. ISSN 0018-9340
DOI: 10.1109/TC.2014.2322599
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 43** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. A Synergetic Use of Bloom Filters for Error Detection and Correction. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 23 - 3, pp. 584 - 587. IEEE, 03/2015. ISSN 1063-8210
DOI: 10.1109/TVLSI.2014.2311234
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 44** Z. Gao; P. Reviriego; W. Pan; Z. Xu; M. Zhao; J. Wang; J.A. Maestro. Fault Tolerant Parallel Filters Based on Error Correction Codes. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 23 - 2, pp. 384 - 387. IEEE, 02/2015. ISSN 1063-8210
DOI: 10.1109/TVLSI.2014.2308322

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 45** P. Reviriego; J.A. Maestro. Efficient error detection in multiple way tables. Electronics Letters. 51 - 1, pp. 50 - 52. IET, 01/2015. ISSN 0013-5194

DOI: 10.1049/el.2014.3769

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 46** M. Demirci; P. Reviriego; J.A. Maestro. Optimized parallel decoding of difference set codes for high speed memories. Microelectronics Reliability. 54 - 11, pp. 2645 - 2648. Elsevier, 11/2014. ISSN 0026-2714

DOI: <https://doi.org/10.1016/j.microrel.2014.06.017>

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 47** S. Pontarelli; P. Reviriego; J.A. Maestro. Efficient Flow Sampling With Back-Annotated Cuckoo Hashing. IEEE Communications Letters. 18 - 10, pp. 1695 - 1698. IEEE, 10/2014. ISSN 1089-7798

DOI: 10.1109/LCOMM.2014.2347959

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 48** P. Reviriego; J.A. Maestro. Implementing error detection in fast counting Bloom filters. Electronics Letters. 50 - 22, pp. 1602 - 1604. IET, 10/2014. ISSN 0013-5194

DOI: 10.1049/el.2014.3097

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 49** P. Reviriego; J. Martínez; S. Pontarelli; J.A. Maestro. A Method to Design SEC-DED-DAEC Codes With Optimized Decoding. IEEE Transactions on Device and Materials Reliability. 14 - 3, pp. 884 - 889. IEEE, 09/2014. ISSN 1530-4388

DOI: 10.1109/TDMR.2014.2332364

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 50** V. Sivaraman; P. Reviriego; Z. Zhao; A. Sanchez-Macián; A. Vishwanath; J.A. Maestro; C. Russell. An experimental power profile of Energy Efficient Ethernet switches. Computer Communications. 50, pp. 110 - 118. Elsevier, 09/2014. ISSN 0140-3664

DOI: <https://doi.org/10.1016/j.comcom.2014.02.019>

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 51** P. Reviriego; S. Pontarelli; M. Ottavi; J.A. Maestro. FastTag: A Technique to Protect Cache Tags Against Soft Errors. IEEE Transactions on Device and Materials Reliability. 14 - 3, pp. 935 - 937. IEEE, 09/2014. ISSN 1530-4388

DOI: 10.1109/TDMR.2014.2332616

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 52** P. Reviriego; S. Can; C. Eryilmaz; J.A. Maestro; O. Ergin. Exploiting processor features to implement error detection in reduced precision matrix multiplications. Microprocessors and Microsystems. 38 - 6, pp. 581 - 584. Elsevier, 08/2014. ISSN 0141-9331

DOI: <https://doi.org/10.1016/j.micpro.2014.05.001>

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 53** P. Reviriego; S. Pontarelli; A. Sanchez-Macián; J.A. Maestro. A Method to Extend Orthogonal Latin Square Codes. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 22 - 7, pp. 1635 - 1639. IEEE, 07/2014. ISSN 1063-8210

DOI: 10.1109/TVLSI.2013.2275036

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 54** P. Reviriego; S. Pontarelli; J.A. Maestro. Energy Efficient Exact Matching for Flow Identification with Cuckoo Affinity Hashing. IEEE Communications Letters. 18 - 5, pp. 885 - 888. IEEE, 05/2014. ISSN 1089-7798
DOI: 10.1109/LCOMM.2014.040214.140506
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 55** A. Sánchez-Macián; P. Reviriego; J.A. Maestro. Hamming SEC-DAED and Extended Hamming SEC-DED-TAED Codes Through Selective Shortening and Bit Placement. IEEE Transactions on Device and Materials Reliability. 14 - 1, pp. 574 - 576. IEEE, 03/2014. ISSN 1530-4388
DOI: 10.1109/TDMR.2012.2204753
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 56** Z. Gao; P. Reviriego; X. Li; J.A. Maestro; M. Zhao; J. Wang. A fault tolerant implementation of the Goertzel algorithm. Microelectronics Reliability. 54 - 1, pp. 335 - 337. Elsevier, 01/2014. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2013.08.012>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 57** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. Efficient implementation of error correction codes in hash tables. Microelectronics Reliability. 54 - 1, pp. 338 - 340. Elsevier, 01/2014. ISSN 1063-8210
DOI: <https://doi.org/10.1016/j.microrel.2013.08.004>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 58** P. Reviriego; S. Pontarelli; J.A. Maestro. Concurrent Error Detection for Orthogonal Latin Squares Encoders and Syndrome Computation. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 21 - 12, pp. 2334 - 2338. IEEE, 12/2013. ISSN 1063-8210
DOI: 10.1109/TVLSI.2012.2230655
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 59** P. Reviriego; S. Pontarelli; J.A. Maestro. Optimised decoding of odd-weight single error correction double error detection codes with 64 bits. Electronics Letters. 49 - 25, pp. 1617 - 1618. IET, 12/2013. ISSN 0013-5194
DOI: 10.1049/el.2013.2897
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 60** J.A. Maestro; P. Reviriego; S. Baeg; S. Wen; R. Wong. Soft error tolerant Content Addressable Memories (CAMs) using error detection codes and duplication. Microprocessors and Microsystems. 37 - 8, pp. 1103 - 1107. Elsevier, 11/2013. ISSN 0141-9331
DOI: <https://doi.org/10.1016/j.micpro.2013.10.003>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 61** S. Pontarelli; P. Reviriego; C. Bleakley; J.A. Maestro. Low Complexity Concurrent Error Detection for Complex Multiplication. IEEE Transactions on Computers. 62 - 9, pp. 1899 - 1903. IEEE, 09/2013. ISSN 0018-9340
DOI: 10.1109/TC.2012.246
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 62** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. Reducing the Cost of Single Error Correction With Parity Sharing. IEEE Transactions on Device and Materials Reliability. 13 - 3, pp. 420 - 422. IEEE, 09/2013. ISSN 1530-4388
DOI: 10.1109/TDMR.2013.2272484
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 63** P. Reviriego; O. Ruano; M. Flanagan; S. Pontarelli; J.A. Maestro. An Efficient Technique to Protect Serial Shift Registers Against Soft Errors. IEEE Transactions on Circuits and Systems II. 60 - 8, pp. 512 - 516. IEEE, 08/2013. ISSN 1549-7747

DOI: 10.1109/TCSII.2013.2268346

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 64** Z. Gao; P. Reviriego; W. Pan; Z. Xu; M. Zhao; J. Wang; J.A. Maestro. Efficient Arithmetic-Residue-Based SEU-Tolerant FIR Filter Design. IEEE Transactions on Circuits and Systems II. 60 - 8, pp. 497 - 501. IEEE, 08/2013. ISSN 1549-7747

DOI: 10.1109/TCSII.2013.2261183

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 65** Z. Gao; P. Reviriego; M. Zhao; J. Wang; J.A. Maestro. Efficient Single Event Upset-Tolerant FIR Filter Design Based on Residue Number for OBP Satellite Communication Systems. China Communications. 10 - 8, pp. 55 - 67. IEEE, 08/2013. ISSN 1673-5447

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 66** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. Reducing the Cost of Implementing Error Correction Codes in Content Addressable Memories. IEEE Transactions on Circuits and Systems II. 60 - 7, pp. 432 - 436. IEEE, 07/2013. ISSN 1549-7747

DOI: 10.1109/TCSII.2013.2258264

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 67** P. Reviriego; C. Bleakley; J.A. Maestro. Diverse Double Modular Redundancy: A New Direction for Soft-Error Detection and Correction. IEEE Design & Test. 30 - 2, pp. 87 - 95. IEEE, 04/2013. ISSN 0740-7475

DOI: 10.1109/MDT.2012.2232964

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 68** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. A Method to Construct Low Delay Single Error Correction Codes for Protecting Data Bits Only. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 32 - 3, pp. 479 - 483. IEEE, 03/2013. ISSN 0278-0070

DOI: 10.1109/TCAD.2012.2226585

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 69** C. Argyrides; P. Reviriego; J.A. Maestro. Using Single Error Correction Codes to Protect Against Isolated Defects and Soft Errors. IEEE Transactions on Reliability. 62 - 1, pp. 238 - 243. IEEE, 03/2013. ISSN 0018-9529

DOI: 10.1109/TR.2013.2240901

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 70** I.B. Karsli; P. Reviriego; M.F. Balli; O. Ergin; J.A. Maestro. Enhanced Duplication: a Technique to Correct Soft Errors in Narrow Values. IEEE Computer Architecture Letters. 12 - 1, pp. 13 - 16. IEEE, 01/2013. ISSN 1556-6056

DOI: 10.1109/L-CA.2012.6

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 71** P. Reviriego; J.A. Maestro; M. Flanagan. Error Detection in Majority Logic Decoding of Euclidean Geometry Low Density Parity Check (EG-LDPC) Codes. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 21 - 1, pp. 156 - 159. IEEE, 01/2013. ISSN 1063-8210

DOI: 10.1109/TVLSI.2011.2179681

Tipo de producción: Artículo científico

Tipo de soporte: Revista

- 72** J.L. García-Dorado; E. Magaña; P. Reviriego; M. Izal; D. Morató; J.A. Maestro; J. Aracil. Network monitoring for energy efficiency in large-scale networks: the case of the Spanish Academic Network. The Journal of Supercomputing. 62 - 3, pp. 1284 - 1304. Springer, 12/2012. ISSN 0920-8542

DOI: 10.1007/s11227-011-0643-z

Tipo de producción: Artículo científico

Tipo de soporte: Revista



- 73** P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. Low-Cost Single Error Correction Multiple Adjacent Error Correction Codes. Electronics Letters. 48 - 23, pp. 1470 - 1472. IET, 11/2012. ISSN 0013-5194
DOI: 10.1049/el.2012.3270
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 74** P. Reviriego; M. Flanagan; S. Liu; J.A. Maestro. Multiple Cell Upset Correction in Memories Using Difference Set Codes. IEEE Transactions on Circuits and Systems I. 59 - 11, pp. 2592 - 2599. IEEE, 11/2012. ISSN 1549-8328
DOI: 10.1109/TCSI.2012.2190632
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 75** P. Reviriego; S. Pontarelli; C. Bleakley; J.A. Maestro. Area Efficient Concurrent Error Detection and Correction for Parallel Filters. Electronic Letters. 48 - 20, pp. 1258 - 1260. IET, 09/2012. ISSN 0013-5194
DOI: 10.1049/el.2012.2237
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 76** P. Reviriego; O. Ruano; J.A. Maestro. Implementing Concurrent Error Detection in Infinite-Impulse-Response Filters. IEEE Transactions on Circuits and Systems II. 59 - 9, pp. 583 - 586. IEEE, 09/2012. ISSN 1549-7747
DOI: 10.1109/TCSII.2012.2208676
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 77** P. Reviriego; M. Flanagan; S. Liu; J.A. Maestro. On the Use of Euclidean Geometry Codes for Efficient Multibit Error Correction on Memory Systems. IEEE Transactions on Nuclear Science. 59 - 4, pp. 824 - 828. IEEE, 08/2012. ISSN 0018-9499
DOI: 10.1109/TNS.2012.2185061
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 78** P. Reviriego; C. Argyrides; J.A. Maestro. Efficient Error Detection in Double Error Correction BCH Codes for Memory Applications. Microelectronics Reliability. 52 - 7, pp. 1528 - 1530. Elsevier, 07/2012. ISSN 0026-2714
DOI: 10.1016/j.microrel.2012.01.017
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 79** S. Liu; G. Sorrenti; P. Reviriego; F. Casini; J.A. Maestro; M. Alderighi; H. Mecha. Comparison of the Susceptibility to Soft Errors of SRAM-based FPGA Error Correction Codes Implementations. IEEE Transactions on Nuclear Science. 59 - 3, pp. 619 - 624. IEEE, 06/2012. ISSN 0018-9499
DOI: 10.1109/TNS.2012.2193417
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 80** A. Sánchez-Macián; P. Reviriego; J.A. Maestro. Enhanced Detection of Double and Triple Adjacent Errors in Hamming Codes through Selective Bit Placement. IEEE Transactions on Device and Materials Reliability. 12 - 2, pp. 357 - 362. IEEE, 06/2012. ISSN 1530-4388
DOI: 10.1109/TDMR.2012.2186965
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 81** P. Reviriego; M. Flanagan; S. Liu; J.A. Maestro. Error-Detection Enhanced Decoding of Difference Set Codes for Memory Applications. IEEE Transactions on Device and Materials Reliability. 12 - 2, pp. 335 - 340. IEEE, 06/2012. ISSN 1530-4388
DOI: 10.1109/TDMR.2012.2183873
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 82** P. Reviriego; J.A. Maestro; J.A. Hernández; D. Larrabeiti. Study of the potential energy savings in Ethernet by combining Energy Efficient Ethernet and Adaptive Link Rate. Transactions on Emerging Telecommunications Technologies. 23 - 3, pp. 227 - 233. Wiley, 04/2012. ISSN 1124-318X
DOI: 10.1002/ett.1526
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 83** P. Reviriego; M. Flanagan; J.A. Maestro. A (64,45) Triple Error Correction Code for Memory Applications. IEEE Transactions on Device and Materials Reliability. 12 - 1, pp. 101 - 106. IEEE, 03/2012. ISSN 1530-4388
DOI: 10.1109/TDMR.2011.2169413
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 84** S. Liu; P. Reviriego; J.A. Maestro. Efficient Majority Logic Fault Detection with Difference-Set Codes for Memory Applications. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 20 - 1, pp. 148 - 156. IEEE, 01/2012. ISSN 1063-8210
DOI: 10.1109/TVLSI.2010.2091432
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 85** O. Ruano; J.A. Maestro; P. Reviriego. A Fast and Efficient Technique to Apply Selective TMR through Optimization. Microelectronics Reliability. 51 - 12, pp. 2388 - 2401. Elsevier, 12/2011. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2011.07.020>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 86** P. Reviriego; C. Bleakley; J.A. Maestro. Signal Shaping Dual Modular Redundancy for Soft Error Tolerant Finite Impulse Response Filters. IET Electronic Letters. 47 - 23, pp. 1272 - 1273. IET, 11/2011. ISSN 0013-5194
DOI: 10.1049/el.2011.2922
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 87** J.A. Maestro; P. Reviriego; S. Baeg; S. Wen; R. Wong. Mitigating the Effects of Large Multiple Cell Upsets (MCUs) in Memories. ACM Transactions on Design Automation of Electronic Systems. 16 - 4, pp. 1 - 10. ACM, 10/2011. ISSN 1084-4309
DOI: 10.1145/2003695.2003705
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 88** P. Reviriego; C. Bleakley; J.A. Maestro; A. O'Donnell. Offset DMR: A Low Overhead Soft Error Detection and Correction Technique for Transform Based Convolution. IEEE Transactions on Computers. 60 - 10, pp. 1551 - 1556. IEEE, 10/2011. ISSN 0018-9340
DOI: 10.1109/TC.2011.80
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 89** P. Reviriego; C. Bleakley; J.A. Maestro. Structural DMR: a Technique for Implementation of Soft Error Tolerant FIR Filters. IEEE Transactions on Circuits and Systems II. 58 - 8, pp. 512 - 516. IEEE, 08/2011. ISSN 1549-7747
DOI: 10.1109/TCSII.2011.2158750
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 90** D. Larrabeiti; P. Reviriego; J.A. Hernández; J.A. Maestro; M. Ureña. Towards an energy efficient 10 Gb/s optical ethernet: Performance analysis and viability. Optical Switching and Networking. 8 - 3, pp. 131 - 138. Elsevier, 07/2011. ISSN 1573-4277
DOI: <https://doi.org/10.1016/j.osn.2011.03.009>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 91** P. Reviriego; C. Argyrides; J.A. Maestro; D.K. Pradhan. Improving Memory Reliability against Soft Errors Using Block Parity. IEEE Transactions on Nuclear Science. 58 - 3, pp. 981 - 986. IEEE, 06/2011. ISSN 0018-9499
DOI: 10.1109/TNS.2011.2109965
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 92** S. Liu; G. Sorrenti; P. Reviriego; F. Casini; J.A. Maestro; M. Alderighi. Increasing Reliability of FPGA-based Adaptive Equalizers in the Presence of Single Event Upsets. IEEE Transactions on Nuclear Science. 58 - 3, pp. 1072 - 1077. IEEE, 06/2011. ISSN 0018-9499
DOI: 10.1109/TNS.2011.2106799
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 93** C. Bleakley; P. Reviriego; J.A. Maestro. Low-Complexity Concurrent Error Detection for Convolution with Fast Fourier Transforms. Microelectronics Reliability. 51 - 6, pp. 1152 - 1156. Elsevier, 06/2011. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2011.02.010>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 94** P. Reviriego; K. Christensen; J. Rabanillo; J.A. Maestro. An Initial Evaluation of Energy Efficient Ethernet. IEEE Communications Letters. 15 - 7, pp. 578 - 580. IEEE, 05/2011. ISSN 1089-7798
DOI: 10.1109/LCOMM.2011.040111.102259
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 95** J.A. Maestro; P. Reviriego; C. Argyrides; D.K. Pradhan. Fault Tolerant Single Error Correction Encoders. Journal of Electronic Testing: Theory and Applications. 27 - 2, pp. 216 - 218. Springer, 04/2011. ISSN 0923-8174
DOI: <https://doi.org/10.1007/s10836-011-5208-9>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 96** P. Reviriego; B. Huiszoon; V. López; R.B. Coenen; J.A. Hernández; J.A. Maestro. Improving Energy Efficiency in IEEE 802.3ba High-Rate Ethernet Optical Links. IEEE Journal of Selected Topics in Quantum Electronics. 17 - 2, pp. 419 - 427. IEEE, 03/2011. ISSN 1077-260X
DOI: 10.1109/JSTQE.2010.2050136
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 97** P. Reviriego; S. Liu; J.A. Maestro. Mitigation of Permanent Faults in Adaptive Equalizers. Microelectronics Reliability. 51 - 3, pp. 703 - 710. Elsevier, 03/2011. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2010.10.005>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 98** P. Reviriego; C. Bleakley; J.A. Maestro. Very-Low-Complexity Concurrent Error Detection for Transform-based Filters. IET Electronic Letters. 46 - 25, pp. 1677 - 1679. IET, 12/2010. ISSN 0013-5194
DOI: 10.1049/el.2010.2653
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 99** K. Christensen; P. Reviriego; B. Nordman; M. Bennett; M. Mostowfi; J.A. Maestro. IEEE 802.3az: The Road to Energy Efficient Ethernet. IEEE Communications Magazine. 48 - 11, pp. 50 - 56. IEEE, 11/2010. ISSN 0163-6804
DOI: 10.1109/MCOM.2010.5621967
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 100** P. Reviriego; L. Holst; J.A. Maestro. Number of Events and Time to Failure Distributions for Error Correction Protected Memories. IEEE Transactions on Device and Materials Reliability. 10 - 3, pp. 381 - 389. IEEE, 09/2010. ISSN 1530-4388
DOI: 10.1109/TDMR.2010.2055159
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 101** P. Reviriego; J.A. Maestro; S. Liu. Efficient Soft Error-Tolerant Adaptive Equalizers. IEEE Transactions on Circuits and Systems I. 57 - 8, pp. 2032 - 2040. IEEE, 08/2010. ISSN 1549-8328
DOI: 10.1109/TCSI.2009.2039252
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 102** J.A. Maestro; P. Reviriego. Energy Efficiency in Industrial Ethernet: the Case of Powerlink. IEEE Transactions on Industrial Electronics. 57 - 8, pp. 2896 - 2903. IEEE, 08/2010. ISSN 0278-0046
DOI: 10.1109/TIE.2009.2036640
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 103** S. Liu; P. Reviriego; J.A. Maestro. Enhanced Implementations of Hamming Codes to Protect FIR Filters. IEEE Transactions on Nuclear Science. 57 - 4, pp. 2112 - 2118. IEEE, 08/2010. ISSN 0018-9499
DOI: 10.1109/TNS.2010.2051162
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 104** C. Argyrides; P. Reviriego; D.K. Pradhan; J.A. Maestro. Matrix-Based Codes for Adjacent Error Correction. IEEE Transactions on Nuclear Science. 57 - 4, pp. 2106 - 2111. 2010, 08/2010. ISSN 0018-9499
DOI: 10.1109/TNS.2010.2043265
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 105** P. Reviriego; J.A. Maestro; S. Baeg; S. Wen; R. Wong. Protection of Memories Suffering MCUs through the Selection of the Optimal Interleaving Distance. IEEE Transactions on Nuclear Science. 57 - 4, pp. 2124 - 2128. IEEE, 08/2010. ISSN 0018-9499
DOI: 10.1109/TNS.2010.2042818
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 106** P. Reviriego; J.A. Hernández; D. Larrabeiti; J.A. Maestro. Burst Transmission in Energy Efficient Ethernet. IEEE Internet Computing. 14 - 4, pp. 50 - 57. IEEE, 07/2010. ISSN 1089-7801
DOI: 10.1109/MIC.2010.52
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 107** P. Reviriego; J.A. Maestro; S. Baeg. Optimizing Scrubbing Sequences for Advanced Computer Memories. IEEE Transactions on Device and Materials Reliability. 10 - 2, pp. 192 - 200. IEEE, 06/2010. ISSN 1530-4388
DOI: 10.1109/TDMR.2009.2039481
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 108** P. Reviriego; J.A. Maestro; C. Bleakley. Reliability Analysis of Memories Protected with BICS and a per-Word Parity Bit. ACM Transactions on Design Automation of Electronic Systems. 15 - 2, pp. 18:1 - 18:5. ACM, 02/2010. ISSN 1084-4309
DOI: 10.1145/1698759.1698768
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 109** P. Reviriego; J.A. Hernández; D. Larrabeiti; J.A. Maestro. Performance Evaluation of Energy Efficient Ethernet. IEEE Communications Letters. 13 - 9, pp. 697 - 699. IEEE, 09/2009. ISSN 1089-7798
DOI: 10.1109/LCOMM.2009.090880
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 110** J.A. Maestro; P. Reviriego. Selection of the Optimal Memory Configuration in a System Affected by Soft Errors. IEEE Transactions on Device and Materials Reliability. 9 - 3, pp. 403 - 411. IEEE, 09/2009. ISSN 1530-4388
DOI: 10.1109/TDMR.2009.2023081
Tipo de producción: Artículo científico **Tipo de soporte:** Revista



- 111** O. Ruano; J.A. Maestro; P. Reviriego. A Methodology for Automatic Insertion of Selective TMR in Digital Circuits Affected by SEUs. IEEE Transactions on Nuclear Science. 56 - 4, pp. 2091 - 2102. IEEE, 08/2009. ISSN 0018-9499
DOI: 10.1109/TNS.2009.2014563
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 112** J.A. Maestro; P. Reviriego. A Method to Eliminate the Event Accumulation Problem from a Memory Affected by Multiple Bit Upsets. Microelectronics Reliability. 49 - 7, pp. 707 - 715. Elsevier, 07/2009. ISSN 0026-2714
DOI: <https://doi.org/10.1016/j.microrel.2009.05.002>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 113** J.A. Maestro; P. Reviriego. Reliability of Single-Error Correction Protected Memories. IEEE Transactions on Reliability. 58 - 1, pp. 193 - 201. IEEE, 03/2009. ISSN 0018-9529
DOI: 10.1109/TR.2008.2006470
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 114** P. Reviriego; J.A. Maestro. Study of the Effects of Multibit Error Correction Codes on the Reliability of Memories in the Presence of MBUs. IEEE Transactions on Device and Materials Reliability. 9 - 1, pp. 31 - 39. IEEE, 03/2009. ISSN 1530-4388
DOI: 10.1109/TDMR.2008.2007647
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 115** P. Reviriego; J.A. Maestro. Efficient Error Detection Codes for Multiple Bit Upset Correction in SRAMs with BICS. ACM Transactions on Design Automation of Electronic Systems (TODAES). 14 - 1, pp. 18:1 - 18:10. ACM, 01/2009. ISSN 1084-4309
DOI: 10.1145/1455229.1455247
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 116** J.A. Maestro; P. Reviriego; P. Reyes; O. Ruano. Protection against Soft Errors in the Space Environment: a Finite Impulse Response (FIR) Filter Case Study. Integration, the VLSI journal. 42 - 2, pp. 128 - 136. Elsevier, 01/2009. ISSN 0922-5773
DOI: <https://doi.org/10.1016/j.vlsi.2008.04.002>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 117** P. Reyes; P. Reviriego; J.A. Maestro; O. Ruano. Fault Tolerance Analysis of Communication System Interleavers: the 802.11a Case Study. Journal of VLSI Signal Processing Systems for Signal Image and Video Technology. 52 - 3, pp. 231 - 247. Springer, 09/2008. ISSN 0922-5773
DOI: <https://doi.org/10.1007/s11265-007-0154-6>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 118** P. Reviriego; J.A. Maestro; O. Ruano. Efficient Protection Techniques against SEUs for Adaptive Filters: an Echo Canceller Case Study. IEEE Transactions on Nuclear Science. 55 - 3, pp. 1700 - 1707. IEEE, 06/2008. ISSN 0018-9499
DOI: 10.1109/TNS.2008.924053
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 119** P. Reviriego; J.A. Maestro; C. Cervantes. Reliability Analysis of Memories Suffering Multiple Bit Upsets. IEEE Transactions on Device and Materials Reliability. 7 - 4, pp. 592 - 601. IEEE, 12/2007. ISSN 1530-4388
DOI: 10.1109/TDMR.2007.910443
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 120** P. Reyes; P. Reviriego; J.A. Maestro; O. Ruano. New Protection Techniques against SEUs for Moving Average Filters in a Radiation Environment. IEEE Transactions on Nuclear Science. 54 - 4, pp. 957 - 964. IEEE, 08/2007. ISSN 0018-9499
DOI: 10.1109/TNS.2007.892118
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 121** J.A. Maestro; D. Mozos; R. Dormido; P. Reviriego. New Alternatives to the Estimation Problem in Hardware-Software Codesign of Complex Embedded Systems: the H.261 Video Co-dec Case Study. Design Automation for Embedded Systems. 9 - 3, pp. 193 - 210. Springer, 09/2004. ISSN 0929-5585
DOI: <https://doi.org/10.1007/s10617-005-1198-0>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 122** S. Pontarelli; J.A. Maestro; P. Reviriego. Dependability Solutions. Dependable Multicore Architectures at Nanoscale. pp. 155 - 188. Springer, 10/2017. ISBN 978-3319544212
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 123** P. Reviriego; K. Christensen; M. Bennett; B. Nordman; J.A. Maestro. Energy Efficiency in Ethernet. Green Communications: Principles, Concepts and Practice. pp. 277 - 290. Wiley, 09/2015. ISBN 978-1-1187-5926-4
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 124** J.A. Maestro; P. Reviriego; M. Flanagan. Error Correction Coding for Electronic Circuits. Energy-Efficient Fault-Tolerant Systems. pp. 137 - 168. Springer, 01/2014. ISBN 978-1-4614-4192-2
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 125** P. Reviriego; J.A. Maestro. Soft Errors in Digital Circuits: Overview and Protection Techniques for Digital Filters. Radiation Effects in Semiconductors. pp. 357 - 354. CRC Press, 08/2010. ISBN 978-1-4398-2694-2
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 126** J.A. Maestro. Técnicas de estimación de rendimiento y área para el particionamiento hardware-software en un entorno de Codiseño. Universidad Complutense – Servicio de Publicaciones, 03/2003. ISBN 84-669-1608-3
Tipo de producción: Libro o monografía científica **Tipo de soporte:** Libro

Trabajos presentados en congresos nacionales o internacionales

- 1** **Título del trabajo:** A Generalized Scheme to Enhance Error Detection in the Instruction Set Architecture
Nombre del congreso: Design of Circuits and Integrated Systems Conference (DCIS 2017)
Ciudad de celebración: Barcelona, España
Fecha de celebración: 22/11/2017
Fecha de finalización: 24/11/2017
J. Martínez; J.A. Maestro; P. Reviriego.
- 2** **Título del trabajo:** Design Placement Guidelines for Single Event Upset (SEU) Minimization in SRAM-based FPGAs
Nombre del congreso: Design of Circuits and Integrated Systems Conference (DCIS 2017)
Ciudad de celebración: Barcelona, España
Fecha de celebración: 22/11/2017
Fecha de finalización: 24/11/2017
L. Aranda; P. Reviriego; J.A. Maestro.



- 3** **Título del trabajo:** A Fault-Tolerant Implementation of the Median Filter
Nombre del congreso: RADECS 2016
Ciudad de celebración: Bremen, Alemania
Fecha de celebración: 19/09/2016
Fecha de finalización: 23/09/2016
L. Aranda; P. Reviriego; J.A. Maestro.
- 4** **Título del trabajo:** A Novel Concurrent Error Detection Technique for the Fast Fourier Transform Implemented in SRAM-based FPGAs
Nombre del congreso: RADECS 2016
Ciudad de celebración: Bremen, Alemania
Fecha de celebración: 19/09/2016
Fecha de finalización: 23/09/2016
R. González-Toral; P. Reviriego; J.A. Maestro; Z. Gao.
- 5** **Título del trabajo:** Efficient Fault Tolerant Parallel Matrix-Vector Multiplications
Nombre del congreso: IEEE International Online Test Symposium (IOLTS'16)
Ciudad de celebración: Sant Feliu de Guixols, España
Fecha de celebración: 04/07/2016
Fecha de finalización: 06/07/2016
Z. Gao; P. Reviriego; J.A. Maestro. pp. 25 - 26.
- 6** **Título del trabajo:** Improving Cuckoo Filter Performance for High Speed Packet Processing
Nombre del congreso: 25th European Conference on Networks and Communications (EuCNC 2016)
Ciudad de celebración: Atenas, Grecia
Fecha de celebración: 27/06/2016
Fecha de finalización: 30/06/2016
P. Reviriego; J.A. Maestro; S. Pontarelli; M. Bonola.
- 7** **Título del trabajo:** A Method to Protect Bloom Filters from Soft Errors
Nombre del congreso: 28th IEEE Symp. Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2015)
Ciudad de celebración: Amherst, Estados Unidos de América
Fecha de celebración: 12/10/2015
Fecha de finalización: 14/10/2015
P. Reviriego; S. Pontarelli; J.A. Maestro; M. Ottavi. pp. 80 - 84.
- 8** **Título del trabajo:** Implementing Double Error Correction Orthogonal Latin Squares Codes in Xilinx FPGAs
Nombre del congreso: 3rd Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale (MEDIAN'14)
Ciudad de celebración: Dresde, Alemania
Fecha de celebración: 27/03/2014
Fecha de finalización: 28/03/2014
M. Demirci; P. Reviriego; J.A. Maestro. pp. 48 - 51.
- 9** **Título del trabajo:** Implementing Triple Adjacent Error Correction in Double Error Correction Orthogonal Latin Squares Codes
Nombre del congreso: 16th IEEE Symp. Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2013)
Ciudad de celebración: Nueva York, Estados Unidos de América
Fecha de celebración: 02/10/2013



Fecha de finalización: 04/10/2013

P. Reviriego; S. Liu; S. Lee; N.A. Toubia; J.A. Maestro; R. Datta. pp. 167 - 171.

- 10 Título del trabajo:** Verification of SRAM MCUs calculation technique for experiment time optimization
Nombre del congreso: RADECS 2013
Ciudad de celebración: Oxford, Reino Unido
Fecha de celebración: 23/09/2013
Fecha de finalización: 27/09/2013
A.B. Boruzdina; A.V. Ulanova; A.G. Petrov; V.A. Telets; P. Reviriego; J.A. Maestro. pp. 1 - 4.
- 11 Título del trabajo:** Efficient Error Detection in Double Error Correction Orthogonal Latin Squares Codes
Nombre del congreso: 2nd Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale (MEDIAN'13)
Ciudad de celebración: Avignon, Francia
Fecha de celebración: 30/05/2013
Fecha de finalización: 31/05/2013
P. Reviriego; S. Liu; S. Lee; J.A. Maestro.
- 12 Título del trabajo:** Enhanced Decoding of Triple Error Correction Reed-Muller Codes to Reduce Silent Data Corruption in Memories
Nombre del congreso: 2nd Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale (MEDIAN'13)
Ciudad de celebración: Avignon, Francia
Fecha de celebración: 30/05/2013
Fecha de finalización: 31/05/2013
P. Reviriego; C. Argyrides; C. Kokkinos; J.A. Maestro.
- 13 Título del trabajo:** Modeling Reliability of Memories Protected with Error Correction Codes with RIIIF
Nombre del congreso: RIIIF DATE 2013 Workshop
Ciudad de celebración: Grenoble, Francia
Fecha de celebración: 18/03/2013
Fecha de finalización: 22/03/2013
A. Sánchez-Macián; P. Reviriego; J.A. Maestro.
- 14 Título del trabajo:** Optimizing the Protection of Narrow Values in Memories Protected with Hamming Codes
Nombre del congreso: RADECS 2012
Ciudad de celebración: Biarritz, Francia
Fecha de celebración: 24/09/2012
Fecha de finalización: 28/09/2012
J.A. Maestro; A. Sánchez-Macián; P. Reviriego; S. Baeg.
- 15 Título del trabajo:** An Energy Consumption Model for Energy Efficient Ethernet Switches
Nombre del congreso: 2012 International Conference on High Performance Computing & Simulation (OPTIM Workshop)
Ciudad de celebración: Madrid, España
Fecha de celebración: 02/07/2012
Fecha de finalización: 06/07/2012
P. Reviriego; V. Sivaraman; Z. Zhao; J.A. Maestro; A. Vishwanath; A. Sánchez-Macián; C. Russell.



- 16 Título del trabajo:** A Novel Concurrent Error Detection Technique for the Fast Fourier Transform
Nombre del congreso: 23nd IET Irish Signals and Systems Conference (ISSC'12)
Ciudad de celebración: Maynooth, Irlanda
Fecha de celebración: 28/06/2012
Fecha de finalización: 29/06/2012
P. Reviriego; C. Bleakley; J.A. Maestro.
- 17 Título del trabajo:** Low Power embedded DRAM Caches using BCH code Partitioning
Nombre del congreso: IEEE International Online Testing Symposium (IOLTS 2012)
Ciudad de celebración: Sitges, España
Fecha de celebración: 27/06/2012
Fecha de finalización: 29/06/2012
P. Reviriego; A. Sánchez-Macián; J.A. Maestro. pp. 79 - 83.
- 18 Título del trabajo:** Low Complexity Concurrent Error Detection for Complex Multiplication
Nombre del congreso: 1st Workshop on Manufacturable and Dependable Multicore Architectures at Nanoscale (MEDIAN'12)
Ciudad de celebración: Annecy, Francia
Fecha de celebración: 01/06/2012
P. Reviriego; C. Bleakley; J.A. Maestro. pp. 33 - 36.
- 19 Título del trabajo:** Defining a strategy to perform life-tests with analog devices
Nombre del congreso: RADECS 2011
Ciudad de celebración: Sevilla, España
Fecha de celebración: 19/09/2011
Fecha de finalización: 23/09/2011
F.J. Franco; C. Palomar; S. Liu; I. López-Calle; J.A. Maestro; J.A. Agapito. pp. 92 - 98.
- 20 Título del trabajo:** Efficient Multibit Error Correction for Memory Applications Using Euclidean Geometry Codes
Nombre del congreso: RADECS 2011
Ciudad de celebración: Sevilla, España
Fecha de celebración: 19/09/2011
Fecha de finalización: 23/09/2011
P. Reviriego; M. Flanagan; J.A. Maestro. pp. 160 - 163.
- 21 Título del trabajo:** Soft Error Tolerant Infinite Impulse Response Filters Using Reduced Precision Replicas
Nombre del congreso: RADECS 2011
Ciudad de celebración: Sevilla, España
Fecha de celebración: 19/09/2011
Fecha de finalización: 23/09/2011
P. Reviriego; J.A. Maestro; I. López-Calle; J.A. Agapito. pp. 493 - 496.
- 22 Título del trabajo:** TPA laser source for SEE test at UCM
Nombre del congreso: RADECS 2011
Ciudad de celebración: Sevilla, España
Fecha de celebración: 19/09/2011
Fecha de finalización: 23/09/2011
I. López-Calle; F.J. Franco; J.A. Agapito; J.G. Izquierdo; P. Reviriego; J.A. Maestro. pp. 454 - 457.



- 23 Título del trabajo:** Designing Ad-hoc Scrubbing Sequences to Improve Memory Reliability against Soft Errors
Nombre del congreso: Design Automation Conference (DAC'11)
Ciudad de celebración: San Diego, Estados Unidos de América
Fecha de celebración: 05/06/2011
Fecha de finalización: 09/06/2011
Publicación en acta congreso: Si
P. Reviriego; J.A. Maestro; S. Baeg. pp. 700 - 705. ISBN 978-1-4503-0636-2
- 24 Título del trabajo:** On the Impact of the TCP Acknowledgement Frequency on Energy Efficient Ethernet Performance
Nombre del congreso: IFIP/TC6 NETWORKING 2011 Conference
Ciudad de celebración: Valencia, España
Fecha de celebración: 05/2011
P. Reviriego; A. Sánchez-Macián; J.A. Maestro. pp. 265 - 272.
- 25 Título del trabajo:** Using Coordinated Transmission with Energy Efficient Ethernet
Nombre del congreso: IFIP/TC6 NETWORKING 2011 Conference
Ciudad de celebración: Valencia, España
Fecha de celebración: 05/2011
P. Reviriego; K. Christensen; A. Sánchez-Macián; J.A. Maestro. pp. 160 - 171.
- 26 Título del trabajo:** Validation and Optimization of TMR Protections for Circuits in Radiation Environments
Nombre del congreso: IEEE Design and Diagnostics of Electronic Circuits and Systems (DDECS'11)
Ciudad de celebración: Cottbus, Alemania
Fecha de celebración: 13/04/2011
Fecha de finalización: 15/04/2011
O. Ruano; J.A. Maestro; P. Reviriego. pp. 399 - 400.
- 27 Título del trabajo:** A Fault Tolerant Adaptive Equalizer implemented with Reconfigurable SRAM-based FPGAs
Nombre del congreso: RADECS 2010
Ciudad de celebración: Langenfeld, Austria
Fecha de celebración: 09/2010
S. Liu; G. Sorrenti; P. Reviriego; F. Casini; J.A. Maestro; M. Alderighi.
- 28 Título del trabajo:** Enabling Performance versus Reliability Tradeoffs in Memories Using Block Parity
Nombre del congreso: RADECS 2010
Ciudad de celebración: Langenfeld, Austria
Fecha de celebración: 09/2010
P. Reviriego; C. Argyrides; J.A. Maestro; D.K. Pradhan.
- 29 Título del trabajo:** Would Energy Efficient Ethernet be effective on 10Gbps Optical Links?
Nombre del congreso: Optical Society of America (OSA) Photonics in Switching meeting
Ciudad de celebración: Monterrey, Estados Unidos de América
Fecha de celebración: 07/2010
P. Reviriego; D. Larrabeiti; J.A. Maestro.
- 30 Título del trabajo:** Increasing the MTU size for Energy Efficiency in Ethernet
Nombre del congreso: 21st IET Irish Signals and Systems Conference (ISSC'10)
Ciudad de celebración: Cork, Irlanda



Fecha de celebración: 22/06/2010

Fecha de finalización: 24/06/2010

P. Reviriego; A. Sánchez-Macián; J.A. Maestro; C. Bleakley.

- 31 Título del trabajo:** Energy Efficiency in 10Gbps Ethernet Transceivers: Copper versus Fiber
Nombre del congreso: Optical Fiber Communication Conference and Exposition (OFC/NFOEC'10)
Ciudad de celebración: San Diego, Estados Unidos de América
Fecha de celebración: 03/2010
P. Reviriego; D. Larrabeiti; J.A. Maestro; J.A. Hernández; P. Afshar; L.G. Kazovsky.
- 32 Título del trabajo:** A Novel Error Correction Technique for Adjacent Errors
Nombre del congreso: RADECS 2009
Ciudad de celebración: Brujas, Bélgica
Fecha de celebración: 09/2009
C. Argyrides; P. Reviriego; D.K. Pradhan; J.A. Maestro. pp. 480 - 483.
- 33 Título del trabajo:** Fault Tolerant FIR Filters Using Hamming Codes
Nombre del congreso: RADECS 2009
Ciudad de celebración: Brujas, Bélgica
Fecha de celebración: 09/2009
S. Liu; P. Reviriego; J.A. Maestro. pp. 484 - 487.
- 34 Título del trabajo:** Selection of the Optimal Interleaving Distance for Memories Suffering MCUs
Nombre del congreso: RADECS 2009
Ciudad de celebración: Brujas, Bélgica
Fecha de celebración: 09/2009
P. Reviriego; J.A. Maestro; S. Baeg; S. Wen; R. Wong. pp. 499 - 502.
- 35 Título del trabajo:** Soft Error Detection and Correction for FFT Based Convolution using Different Block Lengths
Nombre del congreso: IEEE International On-Line Testing Symposium (IOLTS'09)
Ciudad de celebración: Lisboa, Portugal
Fecha de celebración: 06/2009
P. Reviriego; J.A. Maestro; A. O'Donnell; C. Bleakley. pp. 138 - 143.
- 36 Título del trabajo:** Efficient Concurrent Error Detection and Correction of Soft Errors in NTT-based Convolutions
Nombre del congreso: 20th IET Irish Signals and Systems Conference (ISSC'09)
Ciudad de celebración: Dublin, Irlanda
Fecha de celebración: 06/2009
A. O'Donnell; C. Bleakley; P. Reviriego; J.A. Maestro.
- 37 Título del trabajo:** Analysis of a Multiple Cell Upset Failure Model for Memories
Nombre del congreso: 2009 IEEE Workshop on Silicon Errors in Logic - System Effects (SELSE'09)
Ciudad de celebración: Stanford, Estados Unidos de América
Fecha de celebración: 03/2009
S. Baeg; P. Reviriego; J.A. Maestro; S. Wen; R. Wong.
- 38 Título del trabajo:** A Technique to Calculate the MBU Distribution of a Memory under Radiation Suffering the Event Accumulation Problem
Nombre del congreso: RADECS 2008



Ciudad de celebración: Jyvaskyla, Finlandia
Fecha de celebración: 09/2008
P. Reviriego; J.A. Maestro. pp. 393 - 396.

- 39 Título del trabajo:** Automatic Insertion of Selective TMR for SEU Mitigation
Nombre del congreso: RADECS 2008
Ciudad de celebración: Jyvaskyla, Finlandia
Fecha de celebración: 09/2008
O. Ruano; P. Reviriego; J.A. Maestro. pp. 284 - 287.
- 40 Título del trabajo:** Study of the Effects of MBUs on the Reliability of a 150 nm SRAM Device
Nombre del congreso: Design Automation Conference (DAC'08)
Ciudad de celebración: Anaheim, Estados Unidos de América
Fecha de celebración: 08/06/2008
Fecha de finalización: 13/06/2008
Publicación en acta congreso: Si
J.A. Maestro; P. Reviriego. pp. 930 - 935. ISBN 978-1-60558-115-6
DOI: 10.1145/1391469.1391704
- 41 Título del trabajo:** A New EDAC Technique against Soft Errors based on Pulse Detectors
Nombre del congreso: IEEE International Symposium on Industrial Electronics (ISIE'08)
Ciudad de celebración: Cambridge, Reino Unido
Fecha de celebración: 06/2008
O. Ruano; P. Reviriego; J.A. Maestro. pp. 2293 - 2298.
- 42 Título del trabajo:** Performance Analysis and Improvements for a Simulation-based Fault Injection Platform
Nombre del congreso: IEEE International Symposium on Industrial Electronics (ISIE'08)
Ciudad de celebración: Cambridge, Reino Unido
Fecha de celebración: 06/2008
O. Ruano; J.A. Maestro; P. Reviriego. pp. 2299 - 2304.
- 43 Título del trabajo:** System Knowledge-Based Techniques against SEUs for Adaptive Filters
Nombre del congreso: RADECS 2007
Ciudad de celebración: Deauville, Francia
Fecha de celebración: 09/2007
P. Reviriego; P. Reyes; J.A. Maestro; O. Ruano. pp. 48 - 52.
- 44 Título del trabajo:** A New Protection Technique for Finite Impulse Response (FIR) Filters in the Presence of Soft Errors
Nombre del congreso: IEEE International Symposium on Industrial Electronics (ISIE'07)
Ciudad de celebración: Vigo, España
Fecha de celebración: 06/2007
P. Reyes; P. Reviriego; J.A. Maestro; O. Ruano. pp. 3328 - 3333.
- 45 Título del trabajo:** A Simulation Platform for the Study of Soft Errors on Signal Processing Circuits through Software Fault Injection
Nombre del congreso: IEEE International Symposium on Industrial Electronics (ISIE'07)
Ciudad de celebración: Vigo, España
Fecha de celebración: 06/2007
O. Ruano; J.A. Maestro; P. Reyes; P. Reviriego. pp. 3316 - 3321.



- 46** **Título del trabajo:** An Experimental Analysis of SEU Sensitiveness on System Knowledge-based Hardening Techniques
Nombre del congreso: IEEE Design and Diagnostics of Electronic Circuits and Systems (DDECS'07)
Fecha de celebración: 04/2007
O. Ruano; P. Reyes; J.A. Maestro; L. Sterpone; P. Reviriego. pp. 261 - 266.
- 47** **Título del trabajo:** Efficient Structures for the Implementation of Moving Average Filters in the Presence of SEUs using System Knowledge
Nombre del congreso: RADECS 2006
Ciudad de celebración: Atenas, Grecia
Fecha de celebración: 09/2006
P. Reyes; P. Reviriego; O. Ruano; J.A. Maestro. pp. 102 - 105.
- 48** **Título del trabajo:** The Heterogeneous Structure Problem in Hardware/Software Codesign: A Macroscopic Approach
Nombre del congreso: Design, Automation and Test in Europe 1999 (DATE'99)
Tipo evento: Congreso **Ámbito geográfico:** Unión Europea
Tipo de participación: Participativo - Ponencia oral (comunicación oral)
Ciudad de celebración: Munich, Alemania
Fecha de celebración: 09/03/1999
Fecha de finalización: 12/03/1999
Con comité de admisión ext.: Si
Forma de contribución: Artículo científico
J.A. Maestro; D. Mozos; R. Hermida. pp. 766 - 767. ISBN 0-7695-0078-1
DOI: 10.1109/DATE.1999.761221
- 49** **Título del trabajo:** A Grouping Technique to Avoid High Communication Overheads in the Codesign Partitioning Process
Nombre del congreso: DCIS'99
Ciudad de celebración: Palma de Mallorca, España
Fecha de celebración: 1999
J.A. Maestro; D. Mozos.
- 50** **Título del trabajo:** A Macroscopic Time and Cost Estimation Model Allowing Task Parallelism and Hardware Sharing for the Codesign Partitioning Process
Nombre del congreso: Design, Automation and Test in Europe 1998 (DATE'98)
Tipo evento: Congreso **Ámbito geográfico:** Unión Europea
Tipo de participación: Participativo - Ponencia oral (comunicación oral)
Ciudad de celebración: Paris, Francia
Fecha de celebración: 23/02/1998
Fecha de finalización: 26/02/1998
Con comité de admisión ext.: Si
Forma de contribución: Artículo científico
J.A. Maestro; D. Mozos; H. Mecha. pp. 218 - 225. ISBN 0-8186-8359-7
DOI: 10.1109/DATE.1998.655860
- 51** **Título del trabajo:** A Grouping Partitioning Technique with Automatic Criterion Selection for the Codesign Process
Nombre del congreso: EUROMICRO'98
Ciudad de celebración: Vasteras, Suecia
Fecha de celebración: 1998



J.A. Maestro; D. Mozos; J. Septién.

- 52** **Título del trabajo:** A Solution to the Hardware Sharing Problem in Codesign Using a Macroscopic Approach
Nombre del congreso: DCIS'98
Ciudad de celebración: Madrid, España
Fecha de celebración: 1998
J.A. Maestro; D. Mozos.
- 53** **Título del trabajo:** Time and Cost Trade-off Exploration Using Hardware Sharing and Parallelism in the Codesign Process
Nombre del congreso: 7th. BELSIGN Workshop
Ciudad de celebración: Enschede, Holanda
Fecha de celebración: 1998
J.A. Maestro; D. Mozos.
- 54** **Título del trabajo:** Reusability and Parallelism Effects on the Partitioning Process for a Codesign Environment
Nombre del congreso: DCIS'97
Ciudad de celebración: Sevilla, España
Fecha de celebración: 1997
J.A. Maestro; D. Mozos.
- 55** **Título del trabajo:** New Methodologies for Hardware-Software Codesign Partitioning to Avoid High Communication Overhead
Nombre del congreso: 4th. BELSIGN Workshop
Ciudad de celebración: Santander, España
Fecha de celebración: 1996
J.A. Maestro.
- 56** **Título del trabajo:** Una técnica de particionamiento para reducir la sobrecarga por comunicaciones en Codiseño
Nombre del congreso: DCIS'96
Ciudad de celebración: Sitges (Barcelona), España
Fecha de celebración: 1996
J.A. Maestro; D. Mozos.

Gestión de I+D+i y participación en comités científicos

Gestión de I+D+i

- 1** **Nombre de la actividad:** Experto de la Comisión Europea
Tipología de la gestión: Evaluación de proyectos
Funciones desempeñadas: Evaluación de proyectos europeos de I+D (Horizonte 2020)
Entidad de realización: Comisión Europea
Fecha de inicio: 09/2018



- 2** **Nombre de la actividad:** Vicerrector de Investigación
Tipología de la gestión: Gestión de acciones y proyectos de I+D+i
Funciones desempeñadas: Responsabilidad sobre los Planes Estratégicos de Investigación de la Universidad Antonio de Nebrija. Responsabilidad sobre los procesos de transferencia a través de la OTRI. Presidente de la Comisión de Doctorado.
Entidad de realización: Universidad Antonio de Nebrija **Tipo de entidad:** Universidad
Fecha de inicio: 09/2010 **Duración:** 4 años
- 3** **Nombre de la actividad:** Experto de ANEP
Tipología de la gestión: Evaluación de proyectos
Funciones desempeñadas: Evaluación de proyectos de I+D en diversos ámbitos.
Entidad de realización: ANEP **Tipo de entidad:** Agencia Estatal
Fecha de inicio: 01/2009

Otros méritos

Estancias en centros de I+D+i públicos o privados

Entidad de realización: Stanford University **Tipo de entidad:** Universidad
Facultad, instituto, centro: School of Engineering
Ciudad entidad realización: Stanford, Estados Unidos de América
Fecha de inicio-fin: 07/2013 - 09/2013 **Duración:** 3 meses
Objetivos de la estancia: Invitado/a
Tareas contrastables: Investigación de la tolerancia a fallos de sistemas complejos multi-procesador.

Acreditaciones/reconocimientos obtenidos

- 1** **Descripción:** Acreditación de Catedrático de Universidad otorgada por la ANECA
Entidad acreditante: ANECA **Tipo de entidad:** Agencia Estatal
Ciudad entidad acreditante: Madrid, Comunidad de Madrid, España
Fecha del reconocimiento: 01/2013
- 2** **Descripción:** Acreditación de Profesor Titular de Universidad otorgada por la ANECA
Entidad acreditante: ANECA **Tipo de entidad:** Agencia Estatal
Ciudad entidad acreditante: Madrid, Comunidad de Madrid, España
Fecha del reconocimiento: 03/2009